

Docket No.: 61352-075

**PATENT**

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of : Customer Number: 20277

Nobuyuki OTSUKA, et al. : Confirmation Number:

Serial No.: : Group Art Unit:

Filed: April 05, 2004 : Examiner:

For: A GALLIUM INDIUM NITRIDE ARSENIDE BASED EPITAXIAL WAFER, A HETERO  
FIELD EFFECT TRANSISTOR USING THE WAFER, AND A METHOD OF FABRICATING THE  
HETERO FIELD EFFECT TRANSISTOR

**CLAIM OF PRIORITY AND  
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENTS**

Mail Stop CPD  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

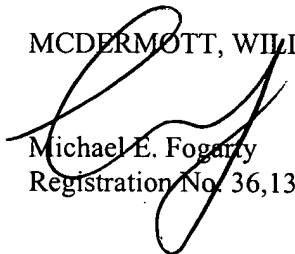
In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

**Japanese Patent Application No. 2002-313902, filed October 29, 2002,  
Japanese Patent Application No. 2002-318190, filed October 31, 2002**

cited in the Declaration of the present application. Certified copies are submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

  
Michael E. Fogarty  
Registration No. 36,139

600 13<sup>th</sup> Street, N.W.  
Washington, DC 20005-3096  
(202) 756-8000 MEF:mcw  
Facsimile: (202) 756-8087  
**Date: April 5, 2004**

日本国特許庁  
JAPAN PATENT OFFICE

61352-075  
OTSUKA et al.  
April 5, 2004

McDermott, Mill & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2002年10月29日

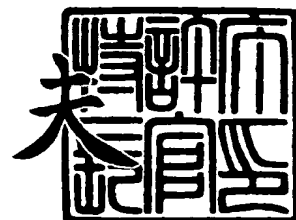
出願番号  
Application Number: 特願2002-313902  
[ST. 10/C]: [JP2002-313902]

出願人  
Applicant(s): 松下電器産業株式会社

2003年 9月30日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康夫



出証番号 出証特2003-3080197

【書類名】 特許願

【整理番号】 2030240086

【提出日】 平成14年10月29日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/205  
H01S 3/18

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 大塚 信之

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 水野 紘一

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 吉井 重雄

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 鈴木 朝実良

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄



【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

**【書類名】 明細書**

**【発明の名称】** 窒化砒化ガリウムインジウム系エピタキシャルウェハ及びそれを用いたヘテロ電界効果トランジスタとその製造方法

**【特許請求の範囲】**

**【請求項1】** 化合物半導体基板上に、InAlAsバッファ層を介して、半導体チャンネル層、InAlAsスペーサ層、 $n$ -InAlAsキャリア供給層、 $n^+$ -InGaAsコンタクト層とを含む半導体結晶体において、上記半導体チャンネル層を窒素原子を含む混晶半導体薄膜とすることを特徴とする半導体結晶体。

**【請求項2】** 化合物半導体基板上に、バッファ層を介して、キャリア供給層とスペーサ層とチャンネル層とコンタクト層とを含むヘテロ電界効果トランジスタにおいて、上記チャンネル層を窒素原子を含む混晶半導体薄膜とすることを特徴とするヘテロ電界効果トランジスタ。

**【請求項3】** InP基板の上に、InAlAsバッファ層、InNAsチャンネル層、InAlAsキャリア供給層を含むことを特徴とする請求項1、2記載のヘテロ電界効果トランジスタ。

**【請求項4】** 化合物半導体基板上に、InAlAsバッファ層を介して、半導体チャンネル層、InAlAsスペーサ層、 $n$ -InAlAsキャリア供給層、 $n^+$ -InGaAsコンタクト層とを含む半導体結晶体において、上記半導体チャンネル層の一部に窒素原子を含む半導体混晶薄膜層を設けたことを特徴とする半導体結晶体。

**【請求項5】** 化合物半導体基板上に、バッファ層を介して、キャリア供給層とスペーサ層と半導体チャンネル層とコンタクト層を含むヘテロ電界効果トランジスタにおいて、上記チャンネル層の一部に窒素を含む混晶半導体薄膜層を設けたことを特徴とするヘテロ電界効果トランジスタ。

**【請求項6】** InP基板の上に、InAlAsバッファ層、InNAs第1チャンネル層、InAs第2チャンネル層、InAlAsキャリア供給層を含むことを特徴とする請求項5記載のヘテロ電界効果トランジスタ。

**【請求項7】** 化合物半導体基板上に、バッファ層を介して、第1キャリア供給層、第1スペーサ層、第1チャンネル層、第2チャンネル層、第3チャンネル層、第

2 スペーサ層、第2 キャリア供給層を含むヘテロ電界効果トランジスタにおいて、第1チャネル層および第3チャネル層より第2チャネル層の窒素濃度が高いことを特徴とするヘテロ電界効果トランジスタ。

【請求項 8】 化合物半導体基板上に、半導体バッファ層を介して、半導体キャリア供給層と半導体スペーサ層と半導体チャネル層と半導体ゲートコンタクト層とを含むヘテロ電界効果トランジスタにおいて、上記半導体チャネル層に  $Ga(x)In(1-x)N(y)As(1-y)$  を含む混晶半導体薄膜を含み、 $0 \leq x \leq 0.2$ 、 $0.03 \leq y \leq 0.10$ であることを特徴とするヘテロ電界効果トランジスタ。

【請求項 9】 化合物半導体基板上に、バッファ層を介して、第1キャリア供給層、第1スペーサ層、第1チャネル層、第2チャネル層、第3チャネル層、第2スペーサ層、第2キャリア供給層を含むヘテロ電界効果トランジスタにおいて、第1チャネル層および第3チャネル層より第2チャネル層のGa濃度が高いことを特徴とする請求高8記載のヘテロ電界効果トランジスタ。

【請求項10】  $Ga(x)In(1-x)N(y)As(1-y)$  の組成  $x$  がスペーサ層に近づくにしたがって低下することを特徴とする請求項8および9記載のヘテロ電界効果トランジスタ。

【請求項 11】 Ga (x) In (1-x) N (y) As (1-y) の組成 x を  $3/4 \leq x \leq 1$  とすることを特徴とする請求項 8 から 10 記載のヘテロ電界効果トランジスタ。

【請求項 12】 半導体基板上に、InAlAsバッファ層を介して、半導体チャネル層、InAlAsスペーサ層、n-InAlAsキャリア供給層、n+-InGaAsコンタクト層の成長を含む半導体結晶成長工程であって、井戸層の結晶成長中にチャネル層を構成する複数の原子あるいは分子と同時にイオン化した窒素原子を導入することを特徴とする半導体結晶体の製造方法。

【請求項13】 InP基板の上に、InAlAsバッファ層、InNAs第1チャンネル層、InAs第2チャンネル層、InAlAsスペーサー層、Siをドーピングしたn-InAlAsキャリア供給層、InAlAsスペーサー層、Siをドーピングしたn+-InGaAsコンタクト層を成長する結晶成長工程と、ゲート下部のn+-InG

aAsコンタクト層、InAlAsスペーサー層、n-InAlAsキャリア供給層をエッチング除去するエッチング工程と、ドレイン・ゲート・ソース電極を蒸着する電極形成工程とを含むことを特徴とするヘテロ電界効果トランジスタの製造方法。

【請求項14】 ヘテロ電界効果トランジスタで発生あるいは増幅した高周波を用いることを特徴としたテラヘルツ電磁波送受信器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、窒化砒化ガリウムインジウム系エピタキシャルウェハ及びそれを用いたヘテロ電界効果トランジスタに関する。

【0002】

【従来の技術】

高電子移動度トランジスタ（HEMT）などのヘテロ電界効果トランジスタは、ヘテロ構造で形成された2次元電子ガスを利用する化合物半導体素子である。従来のInP基板上に形成されたInAlAsキャリア供給層／InGaAsチャネル層／InAlAsバッファ層を有するHEMTの構造を図1に示す。1は電極金属、2はn<sup>+</sup>-InGaAsキャップ層、3はn-InAlAsキャリア供給層、4はi-InAlAsスペーサ層、5はi-InGaAsチャネル層、6はi-InAlAsバッファ層、7は半絶縁性（S.I.）-InP基板である。InGaAsチャネル層5を持つHEMTは、チャネル層にGaAsを用いているHEMTに比べ、その高い電子輸送特性のため、優れた高周波特性を示している。特に、本従来例では、InGaAsチャネル層5中に10～70 Åの厚みを有するInAs層8をInAlAsスペーサ層4から0～60 Å離れた位置に挿入することを特徴としている（特許文献1参照）。

【0003】

一方、チャネルにGaInNAsを用いたHEMTはGaAs基板上では図2に示した構造がある。半絶縁性GaAs基板11上に0.5 μmのアンドープGaAsバッファ層12を設け、このバッファ層12の上に、厚さ15 nmのアンド

ープGaInNAsチャンネル層13を形成した。その上に、膜厚2nmのアンドープAlGaAsスペーサ層16を介してn型のAlGaAsキャリア供給層14を厚さ50nm設け、HEMT構造エピタキシャルウェハとしている。スペーサ層16とキャリア供給層14のAl組成は共に0.28である。最後に電極18を蒸着により形成し、HEMT構造を得ている（特許文献2参照）。

#### 【0004】

##### 【特許文献1】

特開平5-36726号公報

##### 【特許文献2】

特開2000-164852号公報

#### 【0005】

##### 【発明が解決しようとする課題】

上述した特許文献1では、InAs層を挿入した場合には、格子不整があり、臨界膜厚以上で欠陥が発生してしまう。このため、チャンネル層の厚みを臨界膜厚以上にはできず、十分なキャリア密度が実現できなかったために特性改善が不十分であった。

#### 【0006】

また、特許文献2では、GaAs基板に格子整合するGaInNAs層を用いているため、従来のInP基板上のHEMTを超える特性を実現できていなかった。本発明ではGaAs基板上より電子の移動度が大きくなると期待されているInP基板に格子整合するヘテロ電界効果トランジスタを示している。従って、第2の従来例が良好な増幅特性を実現するためのためのGaInNAs層の条件を与えるものではない。

#### 【0007】

##### 【課題を解決するための手段】

本発明では、InP基板上のHEMTより高速・高効率・低雑音で動作するヘテロ電界効果トランジスタを実現するために、InP基板上に作製したヘテロ電界効果トランジスタにおいて、InGaAsチャンネル層をInNAs層にすることを特徴としている。また、さらに移動度を向上するために、InNAsチャンネル



層中に数nm厚のInAs層をInAlAsキャリア供給層に接触させるかあるいは数nm離れた位置に挿入する構成とする。その結果、高速・高効率・低雑音で動作するヘテロ電界効果トランジスタを提供することにある。その結果、第2の従来例で示されたGaAs基板上に作製したGaInNAs層を用いたHEMTより良好な特性を実現できている。

#### 【0008】

窒素原子をInAs層中に3%～10%添加したInNAs層およびさらにGaを0から20%添加したGaInNAs層とすることにより、InPと格子整合すると共にInGaAs層より大きな電子の移動度を実現できる。また、チャネル層中に1～10nm厚のInAs層をInAlAsキャリア供給層から0～10nm離れた位置に挿入することで、高品質のInAs層を電子の走行層とするとともに、InNAs層により高電界下にあっても電子の $\Gamma$ 点からX点へのオーバーフローを抑制して短チャネル効果、インパクトイオン化、およびガン発振を起こしにくい特性が得られている。

#### 【0009】

##### 【発明の実施の形態】

##### （実施例1）

本発明のヘテロ電界効果トランジスタの概念図を図3に示す。従来のInP系HEMT構造を構成しているInGaAs層5をInNAs層23とすることの特徴としている。ここでInGaAs結晶に窒素原子を添加することによる効果を、図4を用いて簡単に説明する。In<sub>0.5</sub>Ga<sub>0.5</sub>As結晶の伝導帯34のバンド構造を図4（a）上部に示す。エネルギーレベルが最も低く、電子が走行する $\Gamma$ 点の状態を拡大して下部に示している。バルクのInGaAsの場合は、点線41で示したようにエネルギー44が運動量45の2乗に比例する関係を有している。InGaAs層を井戸層とする量子井戸構造の場合には、太い実線42で示したようにエネルギーは量子化して階段状のバンド構造となり、電子のフェルミ分布46との重なり積分より細い実線43で示したような電子密度をとることになる。一方、Ga<sub>0.5</sub>In<sub>0.5</sub>N<sub>0.125</sub>As<sub>0.875</sub>の場合を、図4（b）に示す。W点付近のエネルギー状態が平坦となっており、窒素を添加した効果が現れてい

る。この、窒素のレベルの存在により $\Gamma$ 点のエネルギーが低下するが、L点でのエネルギーはほとんど低下していない。これから、 $\Gamma$ 点とL点のエネルギー差 $\Delta\Gamma_L$ は窒素を添加することで増加することがわかる。後ほど説明するが、この $\Delta\Gamma_L$ が大きいほど電子のドリフト速度の最大値が増加することがわかっており、窒素の添加のメリットが存在している。しかしながら、図4 (b) 下部に示したように、 $\Gamma$ 点付近を拡大して示すとバルクのGaInNAsのエネルギー分布48は2乗の関係から外れてきてエネルギーの増加量が低下してしまう。これは、窒素原子を添加することにより窒素原子に由来するバンド47が形成され、その結果、InGaAs固有のバンド41とのミキシングが生じてしまうためである。バンドのミキシングが生じた場合には、図4 (b) に示したように、窒素原子に由来するバンド47とInGaAs固有のバンド41とが反発するためにInGaAs固有のバンドが窒素原子に由来するバンド47に近づくにつれて同一の運動量におけるエネルギーが減少してしまう。また、運動量が0の場合でも、窒素原子に由来するバンド47とInGaAs固有のバンド41のミキシングは存在するために、GaInNAsのエネルギー分布48の曲率は運動量が0であっても大きくなる。

#### 【0010】

別な観点として電子の有効質量から説明する。バンドの曲率が大きくなるほど電子の有効質量が大きいことを意味しており、窒素原子に由来するバンド47のエネルギーの運動量依存性は直線的であるため、曲率が大きく、有効質量が大きいことになる。一方、InGaAs固有のバンドは曲率が小さいため、有効質量も小さくなる。従って、窒素原子を添加すると、InGaAsに有効質量の大きな窒素原子のバンドがミキシングを起こすので、GaInNAsの有効質量はInGaAsより大きくなるわけであり、これはGaInNAsのエネルギー分布48の曲率が大きくなることと等価となるのである。

#### 【0011】

ところで、窒素原子を添加してバンドの曲率が大きくなったことによる電子デバイスに与える影響に関して説明を行う。ヘテロ構造を有する電子デバイスとして使用する場合には一般的にスペーサ層とチャネル層のヘテロ界面に局在して電

子が存在するために、エネルギー状態は量子化されて、階段状のエネルギー分布を有する。その結果、階段状になっているところで、エネルギーが急激に変化するため、その部分で電子の存在できる状態（状態密度）が大きくなる。スペーサ層とチャネル層のエネルギー差を大きくするほど、また有効質量が小さくなるほど、階段の段数は少なくなる。一方、室温の場合に、電子がどの程度高いエネルギーまで存在できるかを示しているのがフェルミ分布 46 である。電子の存在できる状態である状態密度に、電子のフェルミ分布の積を取ると特定のエネルギーにおける電子密度が求められる。この、電子密度を大きくするには、①チャネル層のバンドギャップを小さくして、フェルミレベルに近づけることでフェルミ分布との積を大きくする。②階段部のエネルギー差を小さくして、高次の量子レベルをフェルミレベルに近づけることで、フェルミ分布との積を大きくする。③有効質量を大きくして状態密度自体を大きくする、という方法がある。チャネル層に窒素原子を添加することにより、①バンドギャップが減少する（窒素原子の添加により格子整合するための In の添加量が増加するためさらにバンドギャップが減少する）、②有効質量が大きくなるので段差が減少する、③有効質量が大きくなるので状態密度が増加する、といった結果から、窒素原子を添加することにより電子の密度が増加して、大きな電界を印加した場合でも電子が  $\Gamma$  点から L 点へオーバーフローしにくくなるというメリットを有する。これは、チャネル長を小さくしていった場合に動作速度が飽和しにくくなったり、ガン発振を生じなくなったりと、極めて有効になる。

#### 【0012】

以上のように、窒素原子を添加することで、有効質量が増加して移動度は減少するが、 $\Delta \Gamma_L$ が増加し、状態密度が増加するメリットがある。そこで、これらの影響がどの程度期待できるかを定量的に評価した。結果を図 5 に示す。表に得られた物性値を示す。これらの値を明らかにしたことで、本発明のヘテロ電界効果トランジスタの実現や評価が可能となった。電子の弱電界での移動度（ホール移動度） $\mu_1$  と  $\Delta \Gamma_L$  から電界を印加した場合の電子速度を計算した結果を図に示した。これから、電子の速度は電界をかけるに従って増加するが、電子速度が最大になる点  $v_d$  以上の電界を印加しても電子速度はかえって低下してしまう。

これは、図5左側に示したように、電界が低い場合には電子の有効質量が小さく移動度の大きい $\Gamma$ 点に存在するために、電子速度は電界をかけるにしたがって増加するが、それ以上の電界をかけた場合には電子がL点まで溢れ出してしまう。L点では有効質量 $m^*$ が大きく移動度が小さいためにトータルの移動度が低下して電子速度も低下することになる。ここで、図5中の表に電子速度の最大値を $v_d$ として示したように、 $GaAs < InP < InGaAs < InAs$ の順で大きくなっているが、これはGaAsよりInPのほうが $\Delta\Gamma_L$ が大きいため、InGaAsやInAsはさらに $\mu_l$ も大きいためである。ここで、GaInNAsの場合には、 $\Delta\Gamma_L$ は大きい $\mu_l$ が極端に小さくなるために、電子速度はGaAs以下に低下してしまう。一方、InNAsの場合には、 $\mu_l$ は低下するものの $\Delta\Gamma_L$ が大きいため、結果的にInGaAsより大きい $v_d$ が得られている。その結果、チャンネル層をInGaAs層に代えてInNAs層とすることで、電子速度が増大し、動作速度が20%程度改善した。

### 【0013】

図3を用いて本発明の第1の実施例のヘテロ電界効果トランジスタの構造を示す。ガスソースMBE法を用いた。原料ガスは、 $PH_3$ 、 $AsH_3$ 、 $N_2$ 、In、Ga、Siである。 $N_2$ は、プラズマ源でN原子に分解して供給している。 $PH_3$ と $AsH_3$ は熱により分解して供給している。 $PH_3$ を供給しながら550℃まで昇温し、半絶縁性InP基板21上に、i-InAlAsバッファ層（膜厚500nm）22、InNAsチャンネル層（20nm）23、i-InAlAsスペーサ層（5nm）25、 $n^+$ -InAlAsキャリア供給層（10nm、 $n=10^{19}cm^{-3}$ ）26、i-InAlAsスペーサ層（20nm）25、 $n^+$ -InGaAsコンタクト層（100nm）28を成長した後、ゲート領域のコンタクト層28とスペーサ層25とキャリア供給層26をエッチング除去し、電極金属29を蒸着により形成した。ゲート長は0.2 $\mu m$ とし、ゲート幅は200 $\mu m$ とした。なお、図面上、電極金属29は3つあるが、左から順にソース電極、ゲート電極、ドレイン電極である。その結果、InGaAs層を用いた結晶体のホール移動度が10000 $cm^2/Vs$ であるのに対してInNAs層を用いた場合12000から15000 $cm^2/Vs$ となるとともに、ヘテロ電界効果トランジスタの動作速度 $f_T$ が200GHzから

250～300GHzに増加することがわかった。

#### 【0014】

ところで、本実施例ではチャンネル層をInNA<sub>s</sub>層としたが、図6に斜線63で示したようにGa濃度が20%以下で、窒素濃度が3%から10%の範囲でInP基板上に欠陥を生じることなくGaInNA<sub>s</sub>層を成長できることが判った。InPに格子整合するIn組成とN組成の関係を61で示した。Ga(x)In(1-x)N(y)As(1-y)とした場合、 $x=0.47-6.7y$ となる。従来は $x=0.47-3y$ 程度といわれており、N濃度は15%程度必要とされてきたが、窒素イオンを磁界によるフィルターでマスマススペクトロメトリーの原理に基づいて、クラスターを形成していないイオンを選別することで基板表面に均一に供給すると共に、550℃と最適結晶成長温度とすることで、窒素原子がGaInAs中に均一に分散して、より少ない窒素原子濃度で、InPに格子整合することがわかった。その結果、N濃度が局所的に増加してバンドギャップが小さくなる現象がなくなり、より少ないN濃度で、格子整合とバンドの安定したシフトが可能となった。特に、窒素濃度が3%以上7%以下の場合には、チャンネル層に圧縮歪が印加され、ホール移動度は $15000\text{ cm}^2/\text{Vs}$ 前後が安定して得られた。これは、Ga濃度が20%以下になると電子の有効質量が急激に減少してホール移動度が増大するためと考えられる。本実施例では、InP基板に格子整合する組成であるInN<sub>0.07</sub>As<sub>0.93</sub>(図6の①)を用いたが、上記範囲63であれば、 $15000\text{ cm}^2/\text{Vs}$ 以上の高いホール移動度を得られた。範囲63は、チャンネル層の膜厚を10nm以上とするために格子歪が±1.5%以内とすると共に、バンドギャップが急激に低下し始めるGa濃度が20%以下の領域としている。

#### 【0015】

##### (実施例2)

本発明の第2の実施例を図7に示す。ここでは、第1のチャンネル層としてInNA<sub>s</sub>層23(膜厚10nm)と第2のチャンネル層としてInA<sub>s</sub>層24(4nm)の2種類の層になるようにチャンネル層を分割した。これは、図5にも示したように、InA<sub>s</sub>層のほうがInNA<sub>s</sub>層より最大の電子速度が大きいためである。ただし、InA<sub>s</sub>チャンネル層24はInP基板21に対して3%程度の格子

不整合を有しているために、4 nm以上は積層できなかった。このように、薄い InAs 層を従来例 1 のように InGaAs 層内に形成した場合にはキャリアが InGaAs 層に溢れ出す前に  $\Gamma$  点から L 点への遷移が発生して動作速度が低下するといった問題があった。本実施例のように、InAs チャンネル層 24 よりもわずかにエネルギーが低い InN<sub>0.03</sub>As<sub>0.97</sub> チャンネル層 23 (図 6 の②) を用いた場合には、キャリアが  $\Gamma$  点から L 点への遷移する前に InAs チャンネル層 24 から InNAs チャンネル層 24 にキャリアが溢れ出すため動作速度が低下しないという効果が確認された。ここで、InAs チャンネル層 24 より InNAs チャンネル層 23 のほうがエネルギー的に 0.1 eV 程度低いため、キャリアが InNAs チャンネル層を優先的に走行するように考えられるが、実際には InAs チャンネル層 24 はバンドギャップの大きい InAlAs バッファ層 25 と接合しているために InAs<sub>24</sub>/InAlAs<sub>25</sub> 界面で図 7 (a) に示したようにバンドが曲がるので、電子は InAs<sub>24</sub>/InAlAs<sub>25</sub> 界面に閉じ込められることになる。

#### 【0016】

またさらに、InAlAs スペーサ層 25 と InNAs チャンネル層 23 の間に InAs チャンネル層 24 をはさみ込むことで、結晶成長時にも窒素原子の供給を止めた後にしばらくして Al 原子の供給を開始すれば良く、実施例 1 のように InAlAs スペーサ層 25 と InNAs チャンネル層 23 の界面形成時に Al 原子と窒素原子が同時に供給される状況がなくなるため良好な界面が形成される。その理由としては、Al と窒素が同時に存在した場合には高抵抗の絶縁体である AlN が形成されるために、界面に多くの不純物準位が形成されるが、実施例 2 の場合には、同時に Al と N が存在しないため AlN が形成されないためと考えられる。

#### 【0017】

ところで、実施例 1 および 2 では InNAs の窒素濃度を一定としたが、いずれの実施例においても InNAs チャンネル層のなかで基板側から表面側にかけて窒素濃度を低減することで図 7 b に示したようなバンド構造となり、不必要にキャリアが InAs チャンネル層から InNAs チャンネル層に流れ出すことを抑制することができた。

#### 【0018】

また、本実施例ではキャリア供給層を Si を 1 原子層に  $5 \times 10^{12} \text{ cm}^{-2}$  添加した  $\delta$  ドープ 26 で形成した。その結果、ホール移動度は  $20000 \text{ cm}^2/\text{Vs}$  に増加するとともに、ヘテロ電界効果トランジスタの動作速度  $f_T$  が  $400 \sim 450 \text{ GHz}$  に増加することがわかった。

#### 【0019】

また、図 8 に示したように  $\delta$  ドープによるキャリア供給層 26 をチャネルの両側に形成し、InNAs チャネル層 23 の両側に InAs チャネル層 24 を形成したダブルチャンネル構造の場合には、チャネル数の増加により流れる電流量が増加するために、単一ゲートで  $500 \text{ mA}$  程度の電流まで  $500 \text{ GHz}$  程度的高速動作が実現された。さらに、InNAs 内にもチャネル層を形成することで、この電流量が増大できることがわかった。

#### 【0020】

##### (実施例 3)

実施例 2 では結晶成長を容易にするために第 1 のチャネル層を InNAs 層としたため、図 7 (a) 下部に示したようにキャリアが溢れ出す心配があった。そこで、本実施例では InNAs チャネル層 23 に Ga を添加した GaInNAs 層とすることで、バンドギャップを大きくすることを試みた。図 6 に InAs と同じエネルギーギャップとなるエネルギー等高線 64 を記入したが、斜線 63 のうちでエネルギー等高線 64 以上となる領域、すなわち Ga 組成が窒素濃度の 3 倍以上 ( $x > 3y$ ) となる領域では、GaInNAs 層のエネルギーのほうが InAs 層のエネルギーより大きくなることがわかった。その結果、図 9 の下部にエネルギー状態を示したように、InAs チャネル層 24 (以下、単に「InAs 層」ということがある) から GaInNAs 層へのキャリアの溢れ出しが抑制されることがわかった。組成を  $\text{Ga}_{0.1}\text{In}_{0.9}\text{N}_{0.03}\text{As}_{0.97}$  (図 6 中③) と Ga 濃度を 0.1 以上にするすることで、単一ゲートで  $600 \text{ mA}$  程度の大電流まで  $500 \text{ GHz}$  程度的高速動作が実現されることがわかった。ここでは、GaInNAs 層を  $10 \text{ nm}$ 、InAs 層を  $4 \text{ nm}$  としたが、InAs 層の膜厚を  $2 \text{ nm}$  として GaInNAs 層内に  $3 \text{ nm}$  はなして積層しておき、InAs 層が 3 層積層する構造を取ってもわずかに良い結果が得られた。従って、InAs 層を複数層積層

することが可能となり、設計条件の範囲が拡大された。ここで、 $\text{Ga}_{0.1}\text{In}_{0.9}\text{N}_{0.03}\text{As}_{0.97}$ の場合図6の③には1%の圧縮歪が導入されるが、 $\text{Ga}_{0.16}\text{In}_{0.84}\text{N}_{0.05}\text{As}_{0.95}$  (図6の④) とするとInPに格子整合した条件で、InAsと同じバンドギャップとすることができる。

#### 【0021】

ここで、GaInNAsは、InAsに比べて伝導帯のバンドの変加量が大きいことが判っており、GaInNAsとInAs伝導帯のバンドギャップを同一にしようとして、 $\text{Ga}_{0.2}\text{In}_{0.8}\text{N}_{0.045}\text{As}_{0.955}$  (図6の⑤) とした。その結果、キャリアのGaInNAs層への染み出しが抑制されて、動作速度が10%程度向上することがわかった。

#### 【0022】

一方、InAs層は圧縮歪が導入されるため、InNAs層に引張歪を導入することで、複数のInAs層を安定して積層することが可能となる。InNAs層としては、1%の圧縮歪が導入される $\text{In}_{0.1}\text{N}_{0.9}\text{As}_{0.9}$  (図6の⑥) までは安定して積層構造が成長できることがわかった。

#### 【0023】

以上示したように、InAs層とGaInNAs層を積層して使用する場合においても、Ga濃度が0から20%で、N濃度が3%から10%の範囲であれば、動作速度の向上が図れることがわかった。

#### 【0024】

図6ではInAsNにGaを添加することでバンドギャップの増大を実現したが、InAsNにPを添加して $\text{InAs}(1-y-z)\text{NyPz}$ することでもバンドギャップが増大する。Pの場合もGaと同様の依存性を持っているためにP組成を窒素濃度の3倍程度 ( $z=3y$ ) とする必要があることがわかった。窒素濃度の上限は $\text{InAs}(1-y-z)\text{NyPz}$ においても10%以下であるため、 $0.03 < y < 0.1$ 、 $0 < z < 0.3$ となる。この場合は、結晶成長を行う場合に第1チャンネル層の成長後にPを完全に除去する必要があるために、成長時間が長くなるという問題はあるが、バンドギャップの変化のうち伝導帯側の変化が大きく出るために、動作電流をわずかに大きくすることが可能となった。

#### 【0025】



また、図 10 に示したように  $\delta$  ドープによるキャリア供給層をチャンネルの両側に形成し、GaInNAs チャンネルの両側に InAs チャンネル層を形成したダブルチャンネル構造の場合には、チャンネル数の増加により流れる電流量が増加することがわかった。

#### 【0026】

##### 【発明の効果】

本発明により良好な特性を実現した HEMT などが提供される。

##### 【図面の簡単な説明】

##### 【図 1】

従来の InAs 層を用いたヘテロ電界効果トランジスタの構造図

##### 【図 2】

従来の GaAs 基板に格子整合する GaInNAs 層を用いたヘテロ電界効果トランジスタの構造図

##### 【図 3】

本発明によるヘテロ電界効果トランジスタの構造図

##### 【図 4】

本発明の結晶体の電子状態の概念図

##### 【図 5】

本発明の結晶体の電子速度と電界の関係を示す図

##### 【図 6】

本発明の結晶体の組成を示す図

##### 【図 7】

本発明によるヘテロ電界効果トランジスタの構造図

##### 【図 8】

本発明によるヘテロ電界効果トランジスタの構造図

##### 【図 9】

本発明によるヘテロ電界効果トランジスタの構造図

##### 【図 10】

本発明によるヘテロ電界効果トランジスタの構造図

## 【符号の説明】

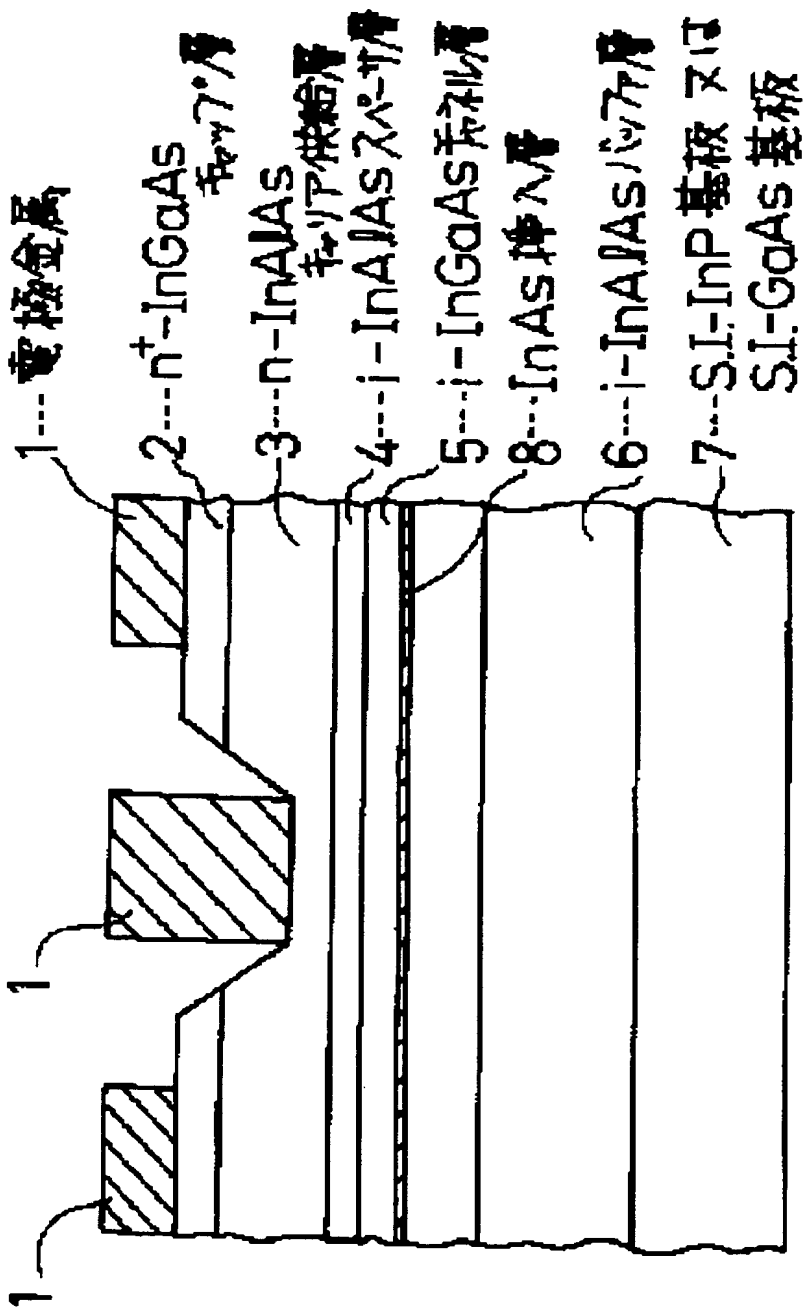
- 1 電極金属
- 2 InGaAs キャップ層
- 3 InAlAs キャリア供給層
- 4 InAlAs スペーサ層
- 5 InGaAs チャネル層
- 6 InAlAs バッファ層
- 7 InP 基板
- 11 GaAs 基板
- 12 GaAs バッファ層
- 13 GaInNAs チャネル層
- 14 AlGaAs キャリア供給層
- 16 AlGaAs スペーサ層
- 18 電極金属
- 21 InP 基板
- 22 InAlAs バッファ層
- 23 InNAs チャネル層
- 24 下部サブバンド
- 25 InAlAs スペーサ層
- 26 n-InAlAs キャリア供給層/ $\delta$  ドープ領域
- 28 n-InGaAs コンタクト層
- 29 電極
- 34 伝導帯
- 35 フェルミ準位
- 41 エネルギーと運動量の関係
- 42 量子井戸におけるエネルギー状態
- 43 電子の密度
- 44 エネルギー
- 45 運動量

- 46 フェルミ分布
- 47 GaInNAsにおける窒素原子によるバンド
- 48 GaInNAsにおけるエネルギーと運動量の関係
- 49 GaInNAsにおける量子井戸におけるエネルギー状態
- 50 GaInNAsにおける電子の密度
- 60 GaAs基板上
- 61 InP基板上
- 62 バンドギャップの窒素濃度依存性
- 63 本発明の領域

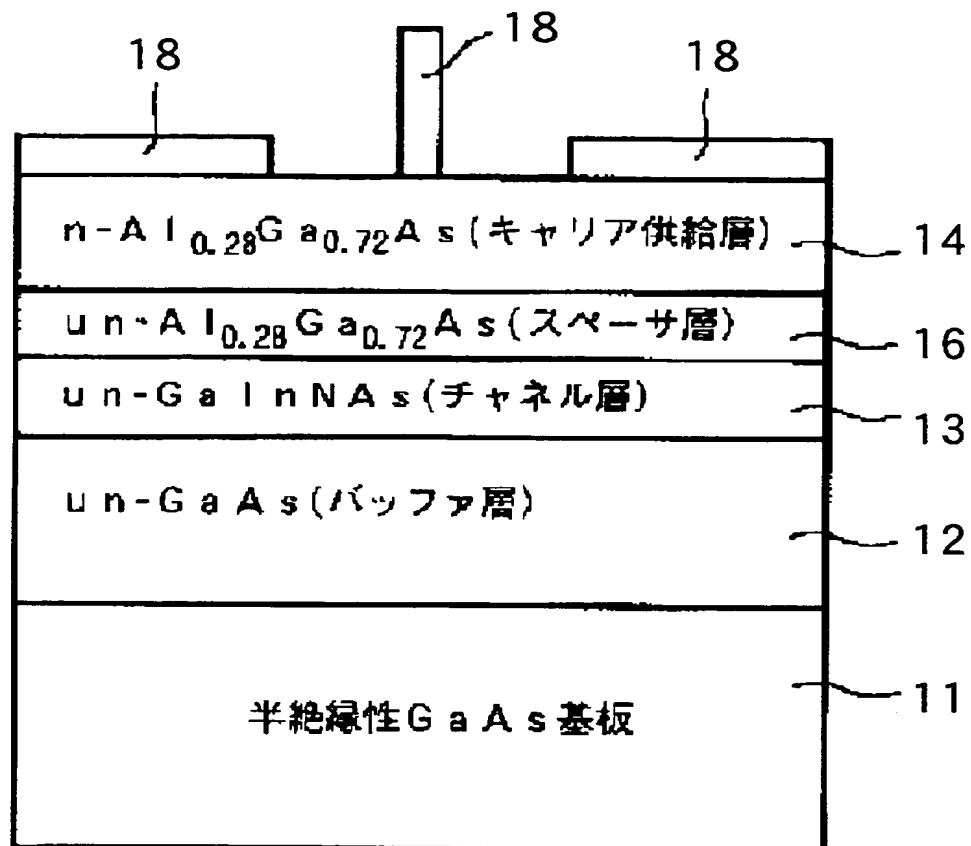
【書類名】

図面

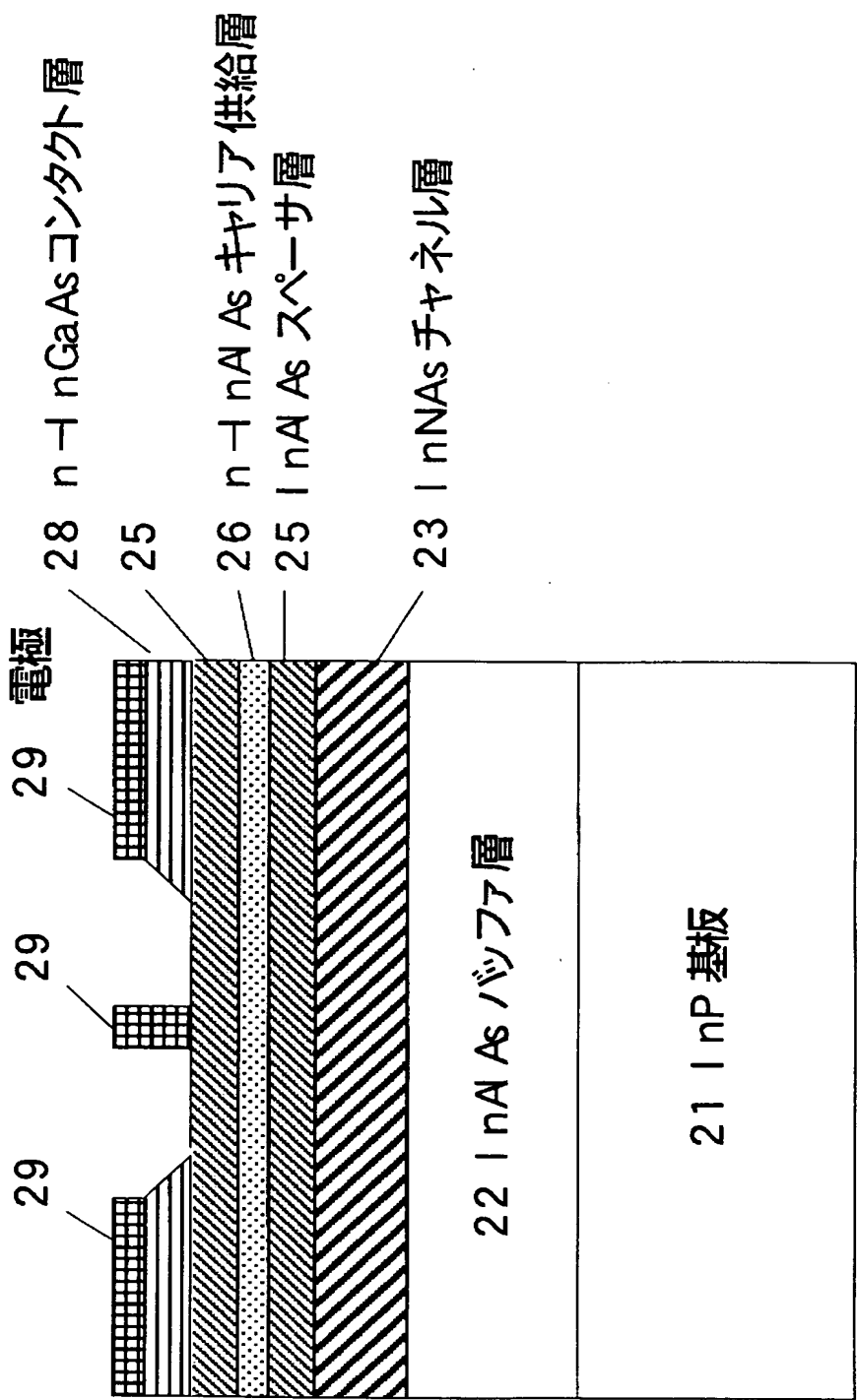
【図1】



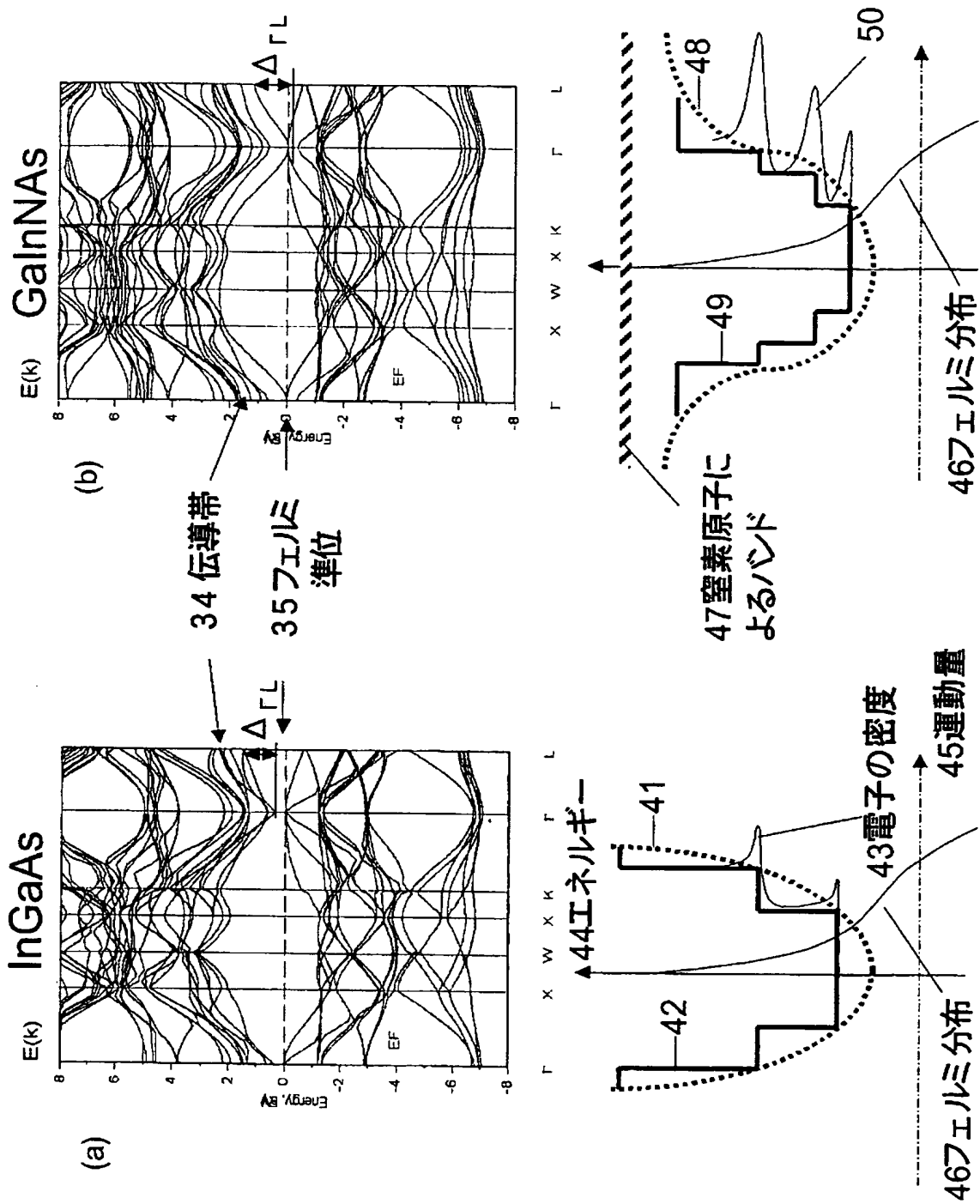
【図2】



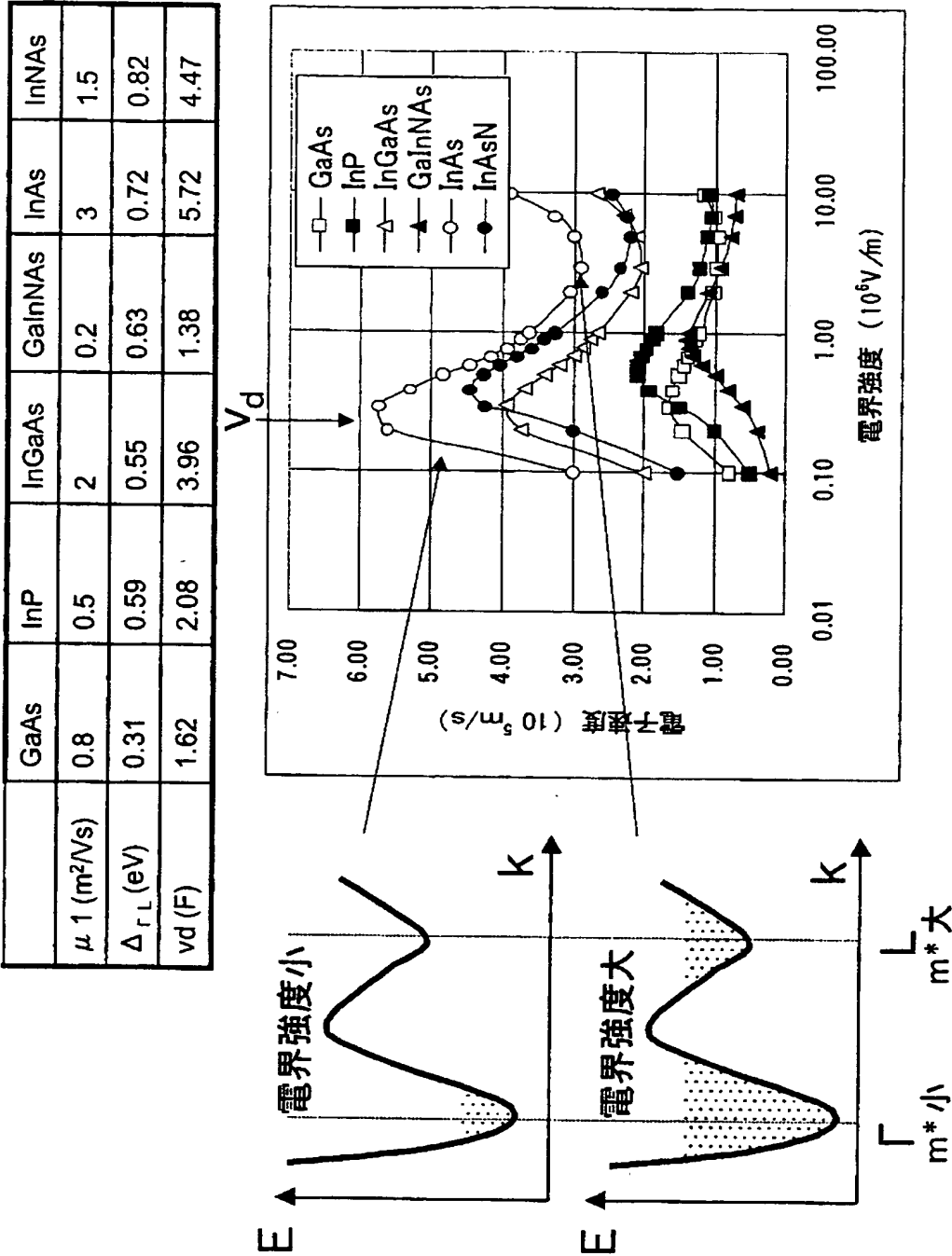
【図 3】



【図4】

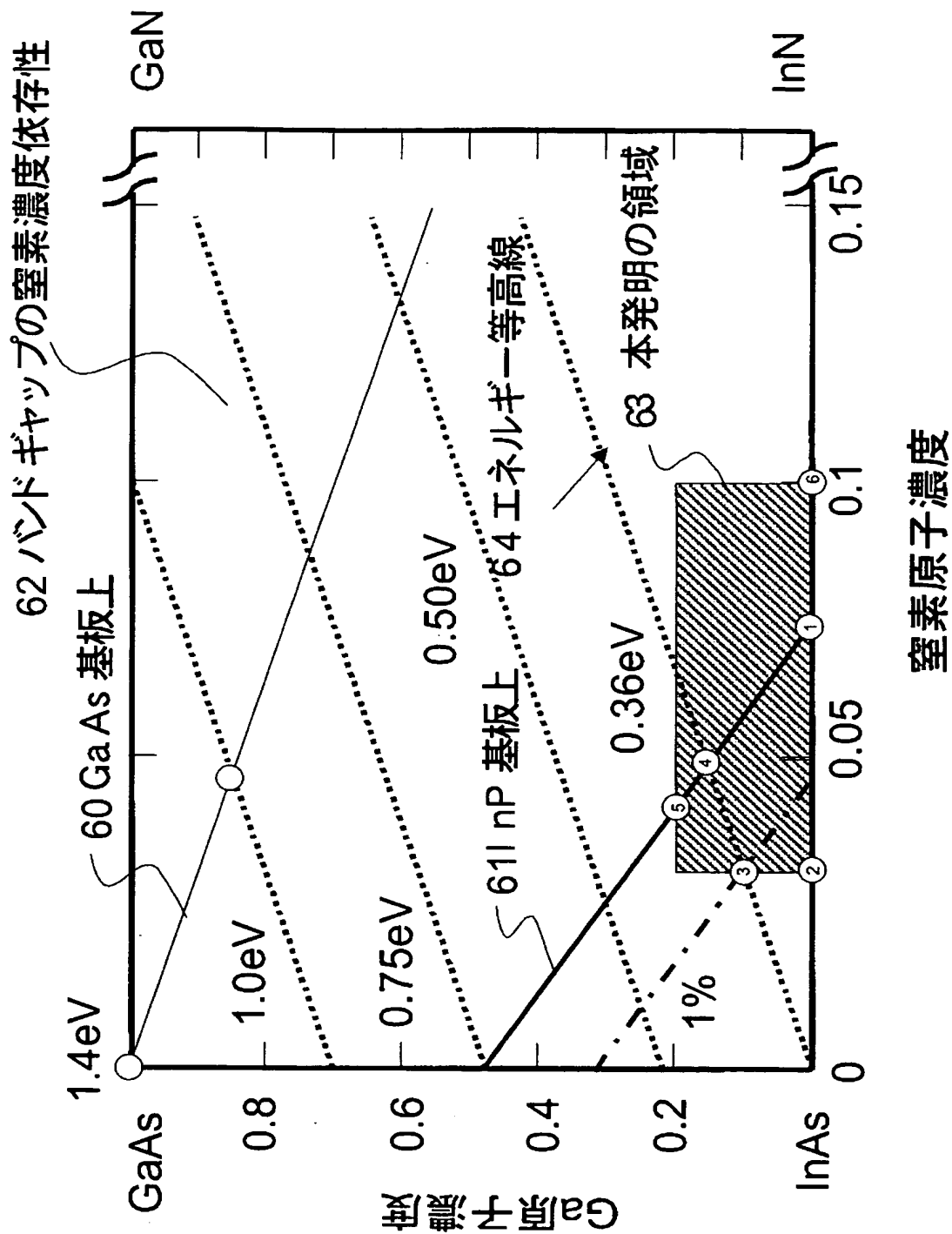


【図 5】

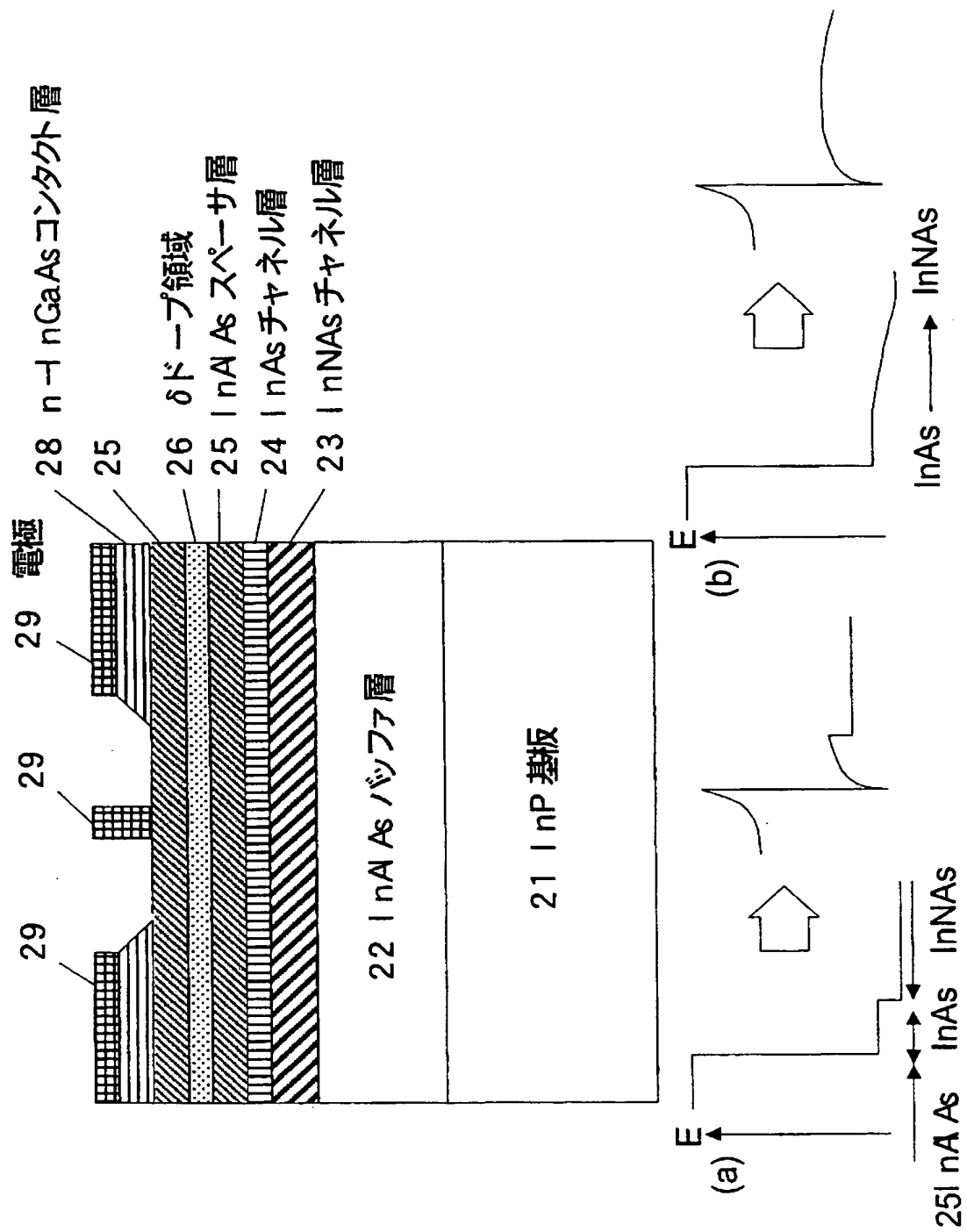




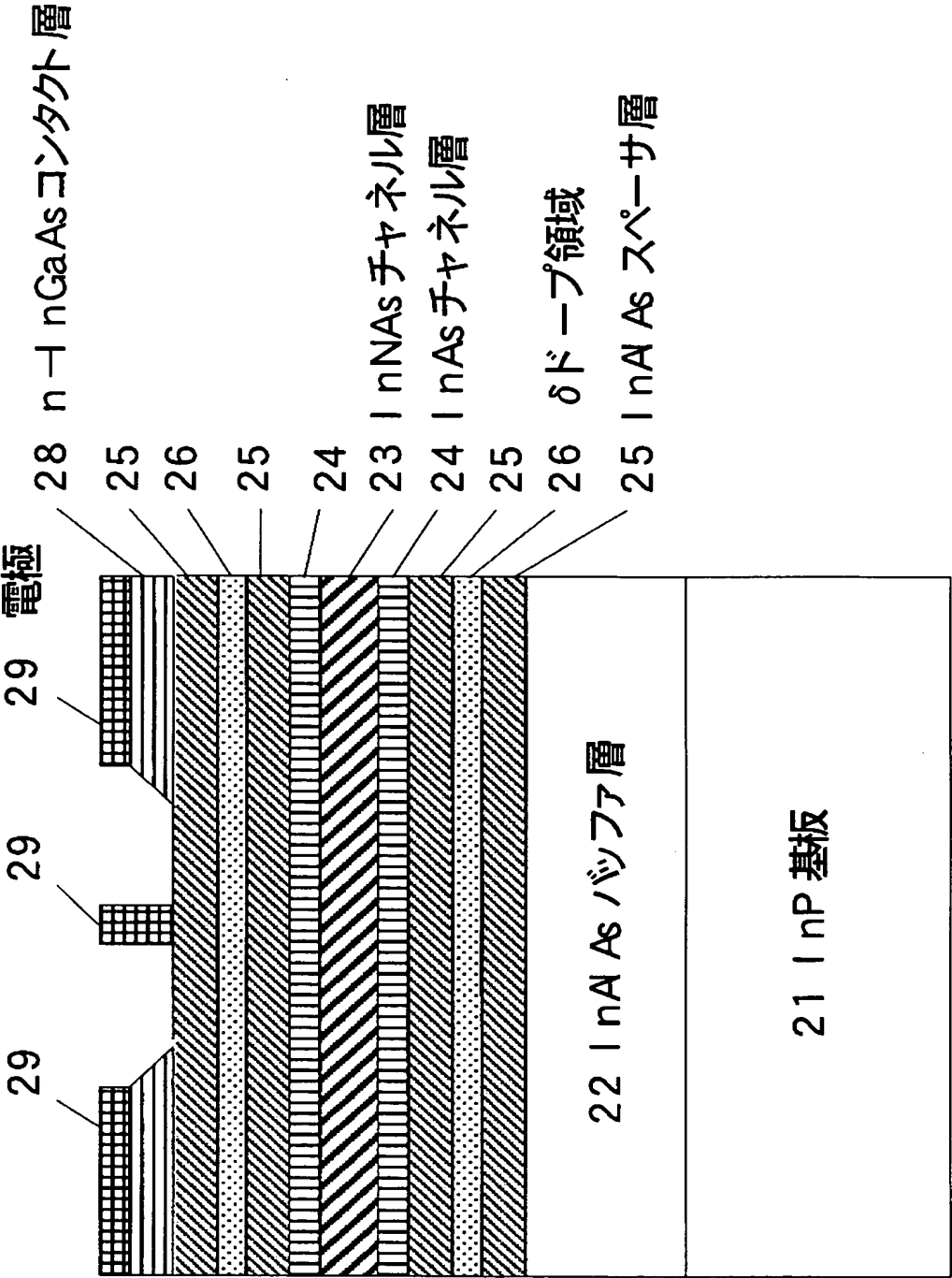
【図6】



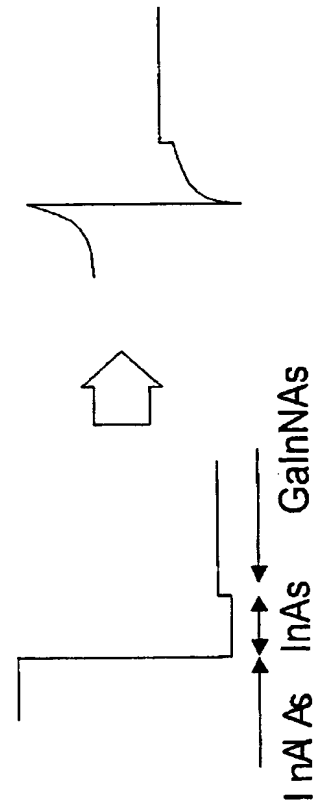
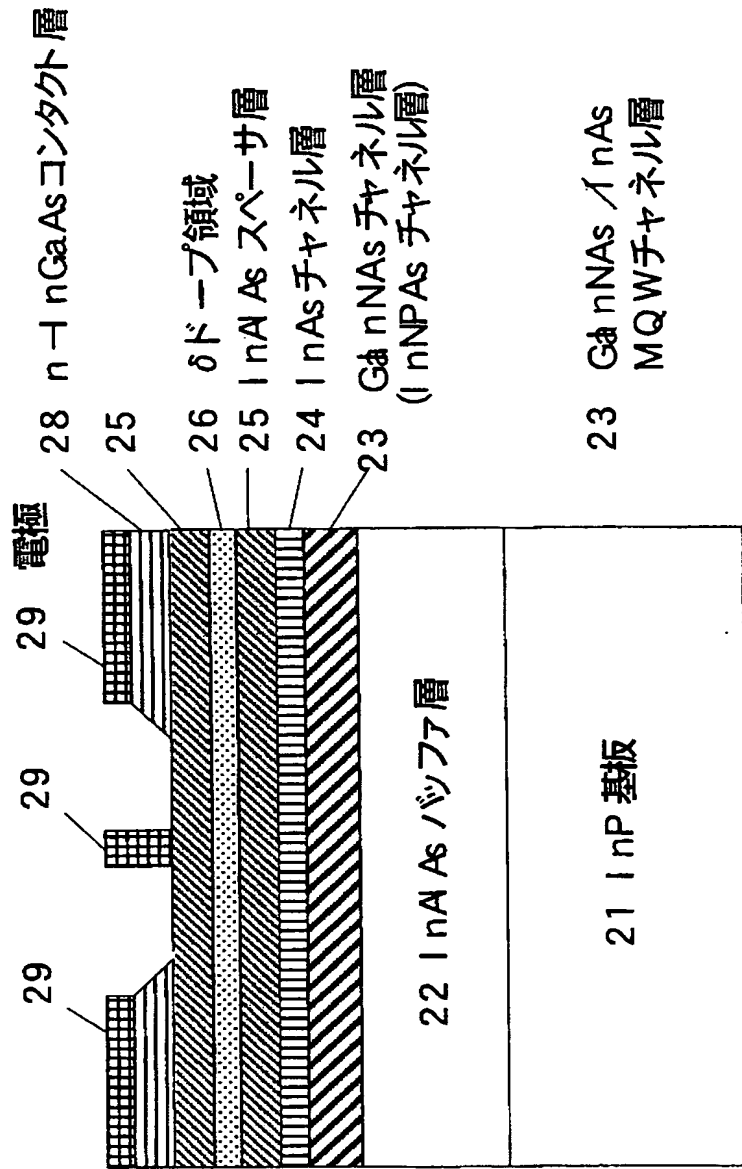
【図 7】



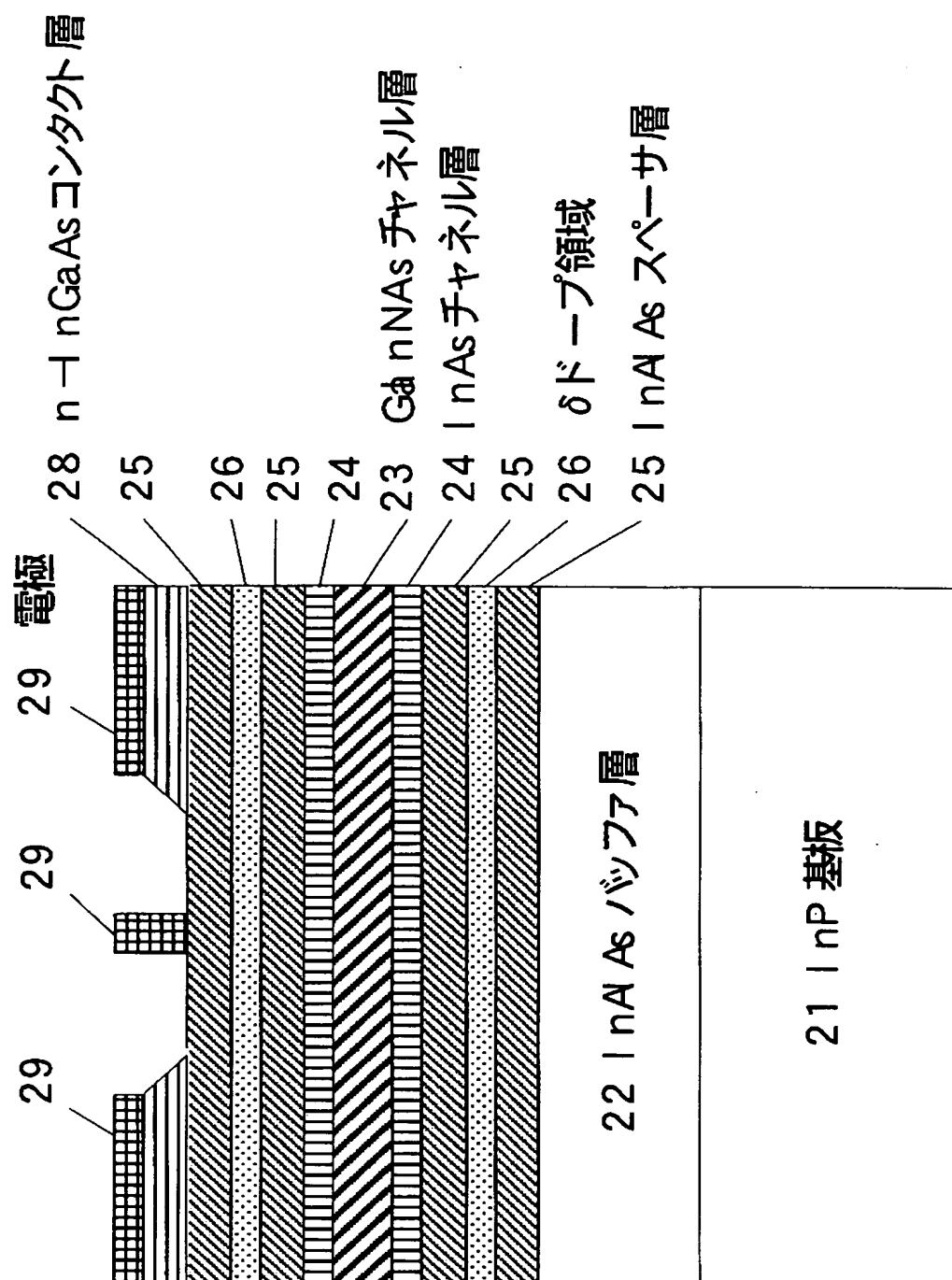
【図 8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 テラヘルツ帯域で動作するヘテロ電界効果トランジスタを提供すること。

【解決手段】 ヘテロ電界効果トランジスタのチャネル層を InNAs 層あるいは、InAs と InNAs の複合層で形成することで、高速・高効率・低雑音の増幅動作が可能となる。

【選択図】 図 3

特願 2 0 0 2 - 3 1 3 9 0 2

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 8 2 1 ]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社